

# MANUFACTURE OF LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP6130414

Publication date: 1994-05-13

Inventor: KANAI KIYOHICO

Applicant: SEIKO EPSON CORP

Classification:

- international: G02F1/136; G02F1/1368; H01L21/336; H01L29/78;  
H01L29/786; G02F1/13; H01L21/02; H01L29/66; (IPC1-  
7): G02F1/136; H01L21/336; H01L29/784

- european:

Application number: JP19920276103 19921014

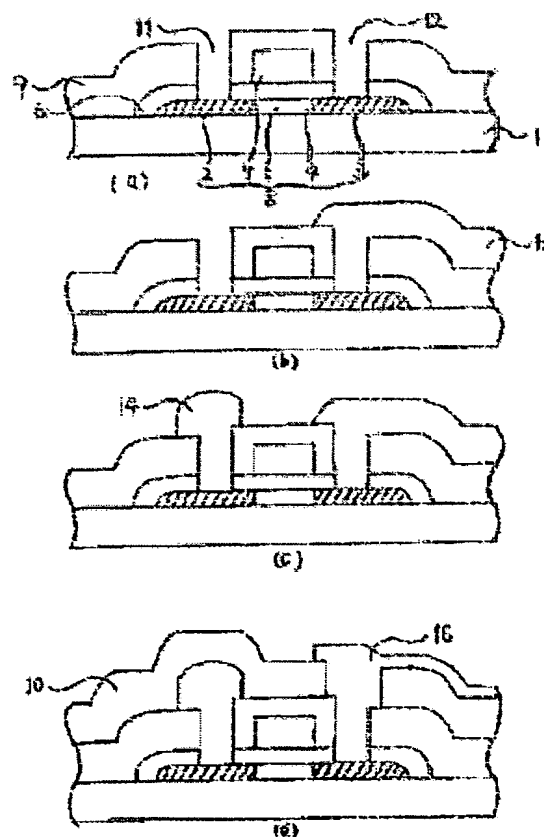
Priority number(s): JP19920276103 19921014

Report a data error here

## Abstract of JP6130414

**PURPOSE:** To increase display quality and yield by preventing the inverted taper form of a connection hole opened in a second inter-layer insulating film from producing to prevent an image element electrode from breaking in a liquid crystal display device with two layers of interlayer insulating films formed on a transparent insulating substrate.

**CONSTITUTION:** After connection holes 11 and 12 are opened in a first inter-layer insulating film 9 so that they are connected conductively to a source 2 and a drain 3 of a TFT, the connection hole 12 on the drain 3 side only is covered with a resist to form a data line 14. Accordingly, because the connection hole 12 on the drain 3 side is covered with the resist when a data line 14 is formed, there is no sputter damage on the first inter-layer insulating film 9, and an inverted taper form of the connection hole 11 opened in a second inter-layer insulating film 10 can be prevented from producing. Thus a picture element electrode 16 is prevented from breaking to increase display quality and yield.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-130414

(43)公開日 平成6年(1994)5月13日

(51)Int.Cl.<sup>5</sup>

G 0 2 F 1/136

H 0 1 L 21/336

29/784

識別記号

5 0 0

庁内整理番号

9018-2K

F I

技術表示箇所

9056-4M

H 0 1 L 29/ 78

3 1 1 Y

審査請求 未請求 請求項の数3(全 4 頁)

(21)出願番号

特願平4-276103

(22)出願日

平成4年(1992)10月14日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 金井 清彦

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 弁理士 鈴木 喜三郎 (外1名)

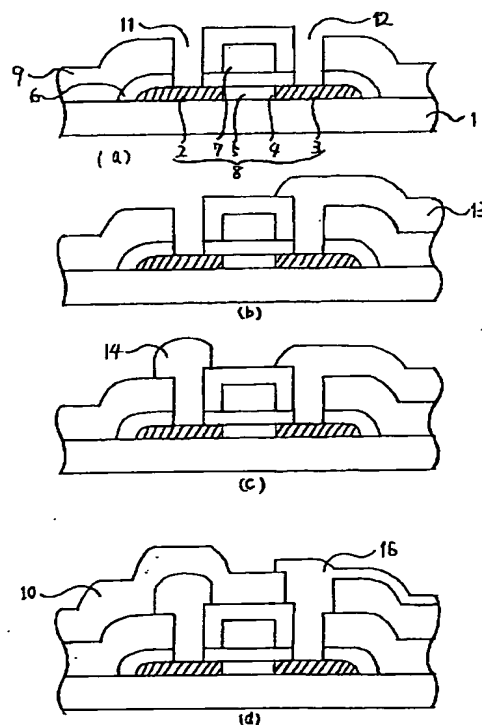
(54)【発明の名称】 液晶表示装置の製造方法

(57)【要約】

【目的】 透明絶縁基板上に形成された層間絶縁膜を2層有する液晶表示装置において、第2層間絶縁膜に開口された接続孔の逆テーパ形状を防止することにより画素電極の断線を防止し表示品質および歩留りを向上させる。

【構成】 第1層間絶縁膜にTFTのソース及びドレインと導通接続するように接続孔を開孔した後、ドレイン側の接続孔のみをレジストで覆いデータ線を形成することを特徴とする。

【効果】 データ線形成時にドレイン側の接続孔はレジストで覆われているため第1層間絶縁膜へのスパッタダメージはなく第2層間絶縁膜に開口された接続孔の逆テーパ形状を防止することができるため画素電極の断線が防止でき表示品質および歩留りを向上させることが可能である



## 【特許請求の範囲】

【請求項1】透明な絶縁基板の表面側に形成された薄膜トランジスタ（以下TFTと略す）を有する液晶表示装置において、前記TFTのソース及びドレインと導通接続するための接続孔を第1の層間絶縁膜に開口する工程と、次に開口された接続孔のうちドレイン側の接続孔をレジストで覆う工程と、次にそのレジストを200℃以上で乾燥する工程と、次にデータ線を成膜し接続孔を介してTFTのソースと導通接続するようにパターンニングし、ドレイン側の接続孔を覆っていたレジストを剥離する工程と、次に第2の層間絶縁膜を堆積し第1の層間絶縁膜の接続孔を介してドレインと導通接続するように前記第2の層間絶縁膜に接続孔を開口する工程と、次に透明画素電極を成膜し、第1及び第2層間絶縁膜の接続孔を介してTFTのドレインに導通接続するようにパターンニングする工程と、を有することを特徴とする液晶表示装置の製造方法。

【請求項2】請求項1において、ドレイン側の接続孔を覆うレジストのパターンは画素電極と同一のフォトマスクを使用することによってパターンニングされることを特徴とする液晶表示装置の製造方法。

【請求項3】請求項1において、ブラックマトリクスを画素電極の周囲に形成する場合、ドレイン側の接続孔を覆うレジストのパターンはブラックマトリクスを形成する際のレジストとは反対の極性のレジストを用い、ブラックマトリクスと同一のフォトマスクを使用することによってパターンニングされることを特徴とする液晶表示装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は液晶表示装置に関し、特に、その表示品質の向上技術に関する。

## 【0002】

【従来の技術】液晶表示装置においては、画素信号を供給するデータ線および走査信号を伝達するゲート線が格子状に配置されており各画素領域が区画形成された一方側の透明絶縁基板と共通電極が形成された他方側の透明絶縁基板との間に液晶が封入されており、共通電極と各画素領域の画素電極との間に印加される電位を制御して、画素領域毎の液晶の配向状態を変化させるようになっている。このため、各画素領域から構成されたマトリクスアレイの一般的な構造は、垂直方向のデータ線と、水平方向のゲート線とによって区画形成された画素領域にデータ線が導通接続するソースおよびゲート線が導通接続するゲートを有するTFTが構成されており、そのドレインには、それらの表面側に形成されたシリコン酸化膜からなる層間絶縁膜の接続孔を介して画素電極が導通接続している。

【0003】従来の液晶表示装置においては、データ線も画素電極と同一の層間絶縁膜上に形成されて、その接

続孔を介してソースに導通接続しているため、データ線と画素電極とデータ線とが短絡しやすい構造である。従って、それらを絶縁分離しておくためには、画素電極の端部とデータ線との間に所定の間隔を確保する必要があり、その間隔に相当して、画素電極の形成領域が狭くなり、開口率が低減するという問題がある。この問題を解決する方法として、データ線と画素電極とを異なる絶縁膜上に形成すれば良い。これは、第1層目の層間絶縁膜の第1の接続孔を介して導通接続するデータ線を形成し、第1層目の層間絶縁膜の第2の接続孔及び第2層目の層間絶縁膜の接続孔を介して端部がデータ線の上方に位置する画素電極が導通接続する構造である。従って、データ線と画素電極とは互いに別層に形成されているため短絡する危険性がないので、データ線の上方位置にまで画素電極の端部を配置することができるため、開口率が増加し、表示品質が向上する。

## 【0004】

【発明が解決しようとする課題】上記構造で第1層目と第2層目の層間絶縁膜ではエッチングレートが異なるためウェットエッチングにより接続孔を開口し、直接画素電極がTFTのドレインと導通接続する場合、各層ごとにエッチングする必要がある。しかし第1層目の層間絶縁膜にTFTのソース及びドレインと導通接続するように接続孔を開口した後、データ線（例えばA1）をスパッタ法により形成し、次に第2層目の層間絶縁膜を堆積した後、第1の層間絶縁膜のドレイン側の接続孔を介してTFTのドレインと導通接続するように接続孔を開口しようとする、データ線を形成する際のスパッタダメージにより第1層目と第2層目の層間絶縁膜の密着不良が発生し、その界面からエッチング液が染み込み第2層目に開口された接続孔はオーバーエッチングされ逆テーパ形状となる。その後その接続孔及び第1層目の層間絶縁膜のドレイン側に開口された接続孔を介してTFTのドレインに導通接続するように透明画素電極（例えばITO膜）を形成すると、接続孔が逆テーパ形状のため画素電極が断線し表示欠陥の原因となる。

## 【0005】

【課題を解決するための手段】上記課題を解決するために、本発明の液晶表示装置において講じた手段は、透明な絶縁基板の表面側に形成されたTFTを有する液晶表示装置において、前記TFTのソース及びドレインと導通接続するための接続孔を第1の層間絶縁膜に開口する工程と、次に開口された接続孔のうちドレイン側の接続孔をレジストで覆う工程と、次にそのレジストを200℃以上で乾燥する工程と、次にデータ線を成膜し接続孔を介してTFTのソースと導通接続するようにパターンニングし、ドレイン側の接続孔を覆っていたレジストを剥離する工程と、次に第2の層間絶縁膜を堆積し第1の層間絶縁膜の接続孔を介してドレインと導通接続するように前記第2の層間絶縁膜に接続孔を開口する工程と、次

に透明画素電極を成膜し、第1及び第2層間絶縁膜の接続孔を介してTFTのドレインに導通接続するようにパターニングする工程と、を有することである。

#### 【0006】

【作用】本発明の液晶表示装置の製造方法において、第1層目の層間絶縁膜上にデータ線をスパッタ法で形成する際、ドレイン側の接続孔はレジストで覆われているためスパッタダメージをうけない。よって第2層目の層間絶縁膜との密着不良は発生しないため第2層目の層間絶縁膜に開口された接続孔は逆テーパー形状にはならず画素電極の断線も発生しないので表示品質向上が可能である。

#### 【0007】

【実施例】次に本発明の一実施例について添付図面を参照して説明する。図1は本発明の実施例の製造方法を適用した液晶表示装置における画素領域の構造断面図を工程ごとに示したものである。

【0008】この画素領域には、データ線14が導通接続するソース2、ゲート線が導通接続するゲート7、および画素電極16が導通接続するドレイン3によって、TFT8が形成されている。このTFTの断面構造は、液晶表示装置全体を支持する絶縁透明基板1の表面側にSiH<sub>4</sub>ガスを600℃程度で熱分解させ、減圧下での化学気相成長法（以下CVD法と略す）により多結晶シリコン層4を1000Å程度堆積した後所定の形状にパターニングし、次にこの多結晶シリコン層4の表面を1000～1200℃で熱酸化することによりゲート酸化膜6を1200Å程度堆積する。このとき多結晶シリコン層4は熱酸化により反応するため膜厚は500Å程度となる。この多結晶シリコンには、真性の多結晶シリコン領域であるチャンネル領域5を除いて、n型の不純物としてリンが導入されて（p型を形成する場合はボロン）、ソース2およびドレイン3が形成されている。ここでリンの導入は、多結晶シリコン層4の表面側に形成されたゲート酸化膜6上のゲート7をマスクとするイオン注入を利用することにより、ソース2およびドレイン3がセルフアラインとなるように行われる。ここでゲート7は多結晶シリコン膜を3000～4000Å堆積した後、この多結晶シリコン膜中に酸素及び窒素雰囲気中でオキシ塩化リン（POCl<sub>3</sub>）を用い900～1000℃でリンを熱拡散するかあるいは、同等量のリンをイオン打ち込みにより注入し、所定の形状にパターニングして形成する。このTFT8の表面側には、シリコン酸化膜からなる第1の層間絶縁膜9がSiH<sub>4</sub>系あるいはTEOS系のガスを用い、常圧CVD法あるいは減圧CVD法により8000～10000Å程度堆積されており、それには第1の接続孔11と第2の接続孔12とがそれぞれTFT8のソース及びドレインと導通接続するように開口されている（a）。次にそのうちの第2の接続孔12のみをレジスト13で覆った後、窒素雰囲気中で200℃～300℃で加熱し乾燥させる（b）。そし

てスパッタ法によりデータ線となるアルミニウムを8000～10000Å程度堆積し、第1の接続孔を介して、このアルミニウムがソース2に導通接続するようにパターニングしてデータ線14を形成する（c）。このとき、第2の接続孔12のみをレジストで覆う場合のフォトリソマスクは第2の接続孔12のみがレジスト覆われ、かつデータ線がレジストで覆われないパターンであれば良いから画素電極を形成するフォトリソマスクを共用して用いれば良い。あるいは画素電極の周囲に不透明金属膜でブラックマトリクスを形成する構造の場合には、そのブラックマトリクスを形成する際のフォトリソマスクでレジストの極性を反転させて用いても良い。つまりブラックマトリクスをパターニングする際にポジレジストを用いたならばネガレジスト、逆にブラックマトリクス形成時にネガレジストを用いたならばポジレジストを用いることによりドレイン側の接続孔のみをレジストで覆うことができる。次にその上層に第2の層間絶縁膜10が第1の層間絶縁膜9と同様にSiH<sub>4</sub>系あるいはTEOS系のガスを用い、常圧CVD法あるいは減圧CVD法により8000～10000Å程度堆積されており、接続孔15を第1の層間絶縁膜の第2の接続孔12を介してドレイン3に導通接続されるように開孔した後、画素電極16となるITO膜をスパッタ法により1000Å～2000Å堆積し、接続孔15と第1の層間絶縁膜の第2の接続孔12を介してドレイン3に導通接続され、画素電極の端部がデータ線の上方位置に配置されるようにパターニングして形成し完成する

（d）。本実施例では画素電極にスパッタによるITO膜を用いたが、金属インジウムあるいはインジウムスズ合金をスパッタ法、蒸着法またはCVD法により堆積した後、300℃～500℃で酸素雰囲気あるいは空気中においてドライ酸化または水蒸気を用いたウェット酸化を行うことにより、画素電極を形成しても良い。

【0009】従って、本液晶表示装置において、データ線形成時にドレイン側の接続孔はレジストで覆われているため第1層間絶縁膜へのスパッタダメージはなく接続孔の形状異常を防止することができるため画素電極の断線が防止でき表示品質および歩留りを向上させることが可能である。

#### 【0010】

【発明の効果】本発明の液晶表示装置の製造方法において前記のとおり、データ線形成時にドレイン側の接続孔をレジストで覆うことに特徴を有するので、以下の効果を奏する。

【0011】①データ線形成時にドレイン側の接続孔がレジストで覆われているため、第1層間絶縁膜へのスパッタダメージが軽減され第2層間絶縁膜に接続孔を開孔した時に第1及び第2層間絶縁膜の界面でのオーバーエッチングは発生しない。そのため接続孔は逆テーパー形状にならず、画素電極の断線が防止されるため表示品質及び歩留まりが向上する。

【0012】②ドレイン側の接続孔をレジストで覆う場合のフォトマスクは画素電極のフォトマスクと共用でき、あるいは画素電極の周囲にブラックマトリクスを形成する場合はそのブラックマトリクスのフォトマスクとも共用して使用できるため、この工程専用に新規にフォトマスクを作成する必要はない。

【図面の簡単な説明】

【図1】本発明の一実施例を説明する図。

(a) 第1層目の層間絶縁膜にTFTのソース及びドレインと導通接続するように接続孔を開口した図。

(b) 開口された接続孔のうちドレイン側の接続孔のみをレジストで覆った図。

(c) ドレイン側の接続孔はレジストで覆われたままでデータ線を形成した図。

(d) 完成図。

【符号の説明】

- \* 1 透明絶縁基板
- 2 ソース
- 3 ドレイン
- 4 多結晶シリコン膜
- 5 チャンネル
- 6 ゲート酸化膜
- 7 ゲート電極
- 8 TFT
- 9 第1層目の層間絶縁膜
- 10 第2層目の層間絶縁膜
- 11 接続孔1
- 12 接続孔2
- 13 レジスト
- 14 データ線
- 15 接続孔
- \* 16 画素電極

【図1】

